



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 6 日
Date of Application:

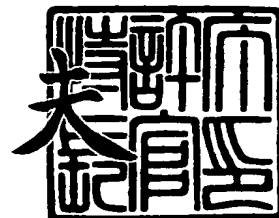
出 願 番 号 特 願 2 0 0 3 - 0 8 4 4 3 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 8 4 4 3 4]

出 願 人 株 式 会 社 デ ン ソ ー
Applicant(s):

2 0 0 4 年 1 月 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康





【書類名】 特許願

【整理番号】 AX0306920D

【提出日】 平成15年 3月26日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 23/367

【発明者】

 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

 【氏名】 三浦 昭二

【発明者】

 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

 【氏名】 中瀬 好美

【特許出願人】

 【識別番号】 000004260

 【氏名又は名称】 株式会社デンソー

【代理人】

 【識別番号】 100095751

 【弁理士】

 【氏名又は名称】 菅原 正倫

 【電話番号】 052-212-1301

【手数料の表示】

 【予納台帳番号】 003388

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 0300103

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 一方の主面側に第 1 電極、他方の主面側に第 2 電極、少なくとも一方の主面側に制御電極が露出した半導体スイッチング素子と、前記第 1 電極と前記第 2 電極とにそれぞれ導通接続される形で前記半導体スイッチング素子の上下に配置された放熱部材と、前記放熱部材間を充填するモールド樹脂部を備えた半導体装置において、

前記放熱部材の前記半導体スイッチング素子が配置される側の面上に形成された絶縁層と、前記絶縁層上に形成された導体層とを備え、

前記導体層は、前記制御電極と導通するとともに、前記モールド樹脂部の外側に露出する制御信号入力部を含んで構成されていることを特徴とする半導体装置。

【請求項 2】 前記半導体スイッチング素子は、前記制御電極が露出する主面が前記導体層と向かい合う位置関係にて配置されている請求項 1 記載の半導体装置。

【請求項 3】 前記半導体スイッチング素子は、前記制御電極の露出領域と前記導体層とが上下方向で重なる一方、前記制御電極と同じ主面側での前記第 1 電極または前記第 2 電極の露出領域が、前記放熱部材における前記絶縁層の非形成領域と上下方向で重なるように配置され、

前記制御電極と前記導体層とが導電接合材により直接接続され、前記絶縁層の非形成領域において、前記前記制御電極と同じ主面側に露出した前記第 1 電極または前記第 2 電極と、前記放熱部材とが、導電接合材により直接接続されている請求項 2 記載の半導体装置。

【請求項 4】 前記制御信号入力部は、一端が前記モールド樹脂部の外方に延出し、他端が前記絶縁層上に形成された前記導体層に導電接合材により直接接続されたリード端子により構成されている請求項 1 ないし 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 前記導体層は、Cu または Cu 合金によるパターン配線を含

んで構成されている請求項 1 ないし 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】 前記絶縁層は、耐熱性樹脂により構成されている請求項 1 ないし 5 のいずれか 1 項に記載の半導体装置。

【請求項 7】 前記絶縁層は、前記半導体スイッチング素子と前記放熱部材との導通接続を確保するための開口を有し、その開口に重なり、前記絶縁層に囲まれるように前記半導体スイッチング素子が配置されている請求項 1 ないし 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】 前記半導体スイッチング素子は、互いに等価な回路を構成する第 1 の半導体スイッチング素子と、第 2 の半導体スイッチング素子とを含み、前記放熱部材は、各々の前記半導体スイッチング素子に専用の第 1 放熱部材と各半導体スイッチング素子に共用される第 2 放熱部材とからなり、前記モールド樹脂部は、各半導体スイッチング素子、前記第 1 放熱部材および前記第 2 放熱部材を一体に固定しており、

少なくとも一方の前記第 1 放熱部材と、前記第 2 放熱部材とに、個別に前記絶縁層および前記導体層が形成されており、

前記第 1 の半導体スイッチング素子と前記第 2 の半導体スイッチング素子とが直列に接続されるように、前記第 1 の半導体スイッチング素子と、前記第 2 の半導体スイッチング素子とが互いに面内方向にずれた位置関係かつ表裏を反転させる形態にて、導電接合材により前記第 2 放熱部材に直接接続されており、

前記第 1 半導体スイッチング素子は、前記第 2 放熱部材に接続される主面側に前記制御電極を有し、その制御電極の露出領域と前記第 2 放熱部材上に形成された前記導体層とが上下方向で重なる一方、前記制御電極と同じ主面側での前記第 1 電極または前記第 2 電極の露出領域が、前記第 2 放熱部材における前記絶縁層の非形成領域と上下方向で重なるように配置され、

前記第 2 の半導体スイッチング素子は、その素子に専用の前記第 1 放熱部材に接続される主面側に前記制御電極を有し、その制御電極の露出領域と前記第 1 放熱部材上に形成された前記導体層とが上下方向で重なる一方、前記制御電極と同じ主面側での前記第 1 電極または前記第 2 電極の露出領域が、前記第 1 放熱部材における前記絶縁層の非形成領域と上下方向で重なるように配置され、

各半導体スイッチング素子は、前記第2放熱部材と向きあう側とは反対側において、導電接合材によりそれぞれ前記第1放熱部材に直接接続されており、

前記第2放熱部材がモータ等の負荷に接続される中点電極を構成している請求項1記載の半導体装置。

【請求項9】 前記制御電極と前記導体層とを接続するボンディングワイヤを有し、

前記制御信号入力部は、一端が前記モールド樹脂部の外方に延出し、他端が前記絶縁層上に形成された前記導体層にボンディングワイヤにより接続されて前記モールド樹脂部により被覆された制御信号用リード端子により構成されている請求項1記載の半導体装置。

【請求項10】 複数個の前記半導体スイッチング素子が前記放熱部材を共用する形態にて、互いに面内方向にずれた位置関係かつ表裏が同じ側となるように配置することにより、各半導体スイッチング素子が並列接続され、

前記制御信号用リード端子に繋がる前記導体層が分岐することにより、前記制御信号用リード端子の数よりも多くの前記半導体スイッチング素子への制御信号供給経路が形成されている請求項9記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、三相インバータ回路などに使用される半導体装置に関する。

【0002】

【従来の技術】

たとえば、自動車のモータ駆動用インバータ回路に使用される半導体パワー素子は、放熱部材（ヒートシンク）をパワー素子の上下に配するとともに、一体に樹脂モールドしたパワー素子パッケージの形で提供されているものがある（下記特許文献1参照）。代表的なパワー素子であるIGBT（Insulated Gate Bipolar Transistor）を例にすると、パワー素子の上下面にそれぞれ露出するエミッタとコレクタは、そのパワー素子（以下、半導体スイッチング素子ともいう）の上下に配されるヒートシンクに直接またはスペーサを介してそれぞれ半田接続さ

れる。この場合のヒートシンクは、大電流経路としての機能も有する。一方、パワー素子のゲート（制御電極）と、モールド樹脂の外に延出する制御信号用リード端子とは、ボンディングワイヤにより導通接続される。このようなパワー素子パッケージを複数組付けることにより、インバータ回路モジュールが作製される。

【0003】

【特許文献1】

特開 2001-156225号公報

【0004】

【発明が解決しようとする課題】

ところで、パワー素子パッケージの熱抵抗をいっそう低減して動作の安定化を図るために、ヒートシンクを大面積化することが提案されている。ここで1つの問題となるのは、パワー素子に制御信号を供給する制御信号用リード端子と、パワー素子との接続構造である。通常、制御信号用リード端子とパワー素子とは、ボンディングワイヤにより接続されることを述べた。ただし、接続信頼性が保てるワイヤ長は、せいぜい10mm程度である。ボンディングワイヤがそれ以上の長さになると、樹脂モールド時に、隣接するボンディングワイヤ同士が接触したり、断線が生じやすくなったりする。したがって、ヒートシンクの大面積化を図る場合、ボンディングワイヤによる従来の接続構造をそのまま適用することには難がある。


【0005】

本発明の課題は、ヒートシンクの大面積化に対応できる樹脂モールド半導体装置を提供することにある。

【0006】

【課題を解決するための手段及び作用・効果】

上記課題を解決するために本発明の半導体装置は、一方の主面側に第1電極、他方の主面側に第2電極、少なくとも一方の主面側に制御電極が露出した半導体スイッチング素子と、第1電極と第2電極とにそれぞれ導通接続される形で半導体スイッチング素子の上下に配置された放熱部材と、放熱部材間を充填するモー



ルド樹脂部とを備えた半導体装置において、放熱部材の半導体スイッチング素子が配置される側の面上に形成された絶縁層と、絶縁層上に形成された導体層とを備え、導体層は、制御電極と導通するとともに、モールド樹脂部の外側に露出する制御信号入力部を含んで構成されていることを特徴とする。

【0007】

上記本発明の半導体装置は、半導体スイッチング素子の上下面からの冷却を可能とした半導体パッケージである。特に、放熱部材の内側面に絶縁層を設け、その絶縁層上に半導体スイッチング素子の制御電極と導通する導体層を設けるようにしてある。上記導体層は、モールド樹脂部の外に引き出される信号端子と、半導体スイッチング素子とに介在する、いわば中継配線となるものである。したがって、放熱部材を大面積化して、半導体スイッチング素子の制御電極から放熱部材の端までの距離が相当長くなったとしても、上記導体層の設計を調整することにより、半導体スイッチング素子と、モールド樹脂部の外側への信号端子との電氣的接続を確実かつ容易に行なえるようになる。

【0008】

好適な態様において、半導体スイッチング素子は、制御電極が露出する主面が導体層と向かい合う位置関係にて配置されている。このような配置を採用することにより、導体層と制御電極との距離を極力近づけることができるため、両者間の接続を非ワイヤボンディングとすることが可能となる。

【0009】

より具体的に、半導体スイッチング素子は、制御電極の露出領域と導体層とが上下方向で重なる一方、制御電極と同じ主面側での第1電極または第2電極の露出領域が、放熱部材における絶縁層の非形成領域と上下方向で重なるように配置され、制御電極と導体層とが導電接合材により直接接続され、絶縁層の非形成領域において、制御電極と同じ主面側に露出した第1電極または第2電極と、放熱部材とが、導電接合材により直接接続される。このようにすれば、制御電極と導体層、制御電極と同じ主面側に露出した第1電極または第2電極と、放熱部材とを確実に導通させることができる。

【0010】

好適な態様において、制御信号入力部は、一端がモールド樹脂部の外方に延出し、他端が絶縁層上に形成された導体層に導電接合材により直接接続されたリード端子により構成される。このような接続構造を採用すれば、ボンディングワイヤを用いる場合よりも省スペース化を図れるため、本半導体装置の薄型化に有利である。

【0011】

また、導体層は、CuまたはCu合金によるパターン配線を含んで構成されていることが好ましい。Cuを用いた絶縁層上への配線パターンの形成は、比較的容易なため、コスト高となることを回避できる。また、絶縁層は、半田リフロー時や経年劣化を考慮して耐熱性樹脂により構成されているとよい。

【0012】

また、放熱部材上に形成された絶縁層には、半導体スイッチング素子と放熱部材との導通接続を確保するための開口を設けることができる。その開口に重なり、絶縁層に囲まれるように半導体スイッチング素子を配置することができる。半導体スイッチング素子の制御電極に信号を供給するための導体層が構成する配線パターンは、それ程複雑になり得ない。そこで、上記のように、放熱部材の面積化とともに、半導体スイッチング素子を囲むように広範に絶縁層を形成すれば、インバータ回路等を組む際に必要となる回路部品を、絶縁層上に配置するといったこともできるようになる。つまり、回路設計上の自由度が増す。

【0013】

好適な態様において、半導体スイッチング素子は、互いに等価な回路を構成する第1の半導体スイッチング素子と、第2の半導体スイッチング素子とを含み、放熱部材は、各々の半導体スイッチング素子に専用の第1放熱部材と各半導体スイッチング素子に共用される第2放熱部材とからなり、モールド樹脂部は、各半導体スイッチング素子、第1放熱部材および第2放熱部材を一体に固定しており、少なくとも一方の第1放熱部材と、第2放熱部材とに、個別に絶縁層および導体層が形成されており、第1の半導体スイッチング素子と第2の半導体スイッチング素子とが直列に接続されるように、第1の半導体スイッチング素子と、第2の半導体スイッチング素子とが互いに面内方向にずれた位置関係かつ表裏を反転

させる形態にて、導電接合材により第2放熱部材に直接接続されており、第1半導体スイッチング素子は、第2放熱部材に接続される主面側に制御電極を有し、その制御電極の露出領域と第2放熱部材上に形成された導体層とが上下方向で重なる一方、制御電極と同じ主面側での第1電極または第2電極の露出領域が、第2放熱部材における絶縁層の非形成領域と上下方向で重なるように配置され、第2の半導体スイッチング素子は、その素子に専用の第1放熱部材に接続される主面側に制御電極を有し、その制御電極の露出領域と第1放熱部材上に形成された導体層とが上下方向で重なる一方、制御電極と同じ主面側での第1電極または第2電極の露出領域が、第1放熱部材における絶縁層の非形成領域と上下方向で重なるように配置され、各半導体スイッチング素子は、第2放熱部材と向きあう側とは反対側において、導電接合材によりそれぞれ第1放熱部材に直接接続されており、第2放熱部材がモータ等の負荷に接続される中点電極を構成している。

【0014】

上記のような構成によれば、寄生インダクタンスも少なく、オフサージやノイズが生じ難い。また、図7に例示するように、三相インバータ回路用のスイッチ回路（上下アーム）をワンパッケージで構成することとなるので、半導体スイッチング素子の1つ1つを個別にパッケージする場合に比べて、部品点数が半減する。したがって、インバータ回路全体でのコスト減を期待できる。

【0015】

別の好適な態様においては、制御電極と導体層とを接続するボンディングワイヤを設けることも可能である。そして、制御信号入力部は、一端モールド樹脂部の外方に延出し、他端が絶縁層上に形成された導体層にボンディングワイヤにより接続されてモールド樹脂部により被覆された制御信号用リード端子により構成することができる。このようにすると、従来のワイヤボンディング技術を、大面積の放熱部材を有する半導体装置にそのまま適用できるという利点がある。

【0016】

さらには、複数個の半導体スイッチング素子が放熱部材を共用する形態にて、互いに面内方向にずれた位置関係、かつ表裏が同じ側となるように配置することにより、各半導体スイッチング素子を並列接続することができる。そして、制御

信号用リード端子に繋がる導体層を分岐させて、制御信号用リード端子の数よりも多くの半導体スイッチング素子への制御信号供給経路を形成する。このようにすると、複数の半導体スイッチング素子を並列接続して使用する場合にも、制御信号用リードは1本でよくなるので、非常に都合がよい。

【0017】

【発明の実施の形態】

（第1の実施形態）

図1に示すのは、本発明のパワー素子パッケージ100（半導体装置）の断面模式図である。パワー素子パッケージ100は、半導体スイッチング素子7（以下、単に半導体チップともいう）の上下に放熱部材1，4を配置して一体化したものである。このようなパワー素子パッケージ100は、たとえばブラシレスモータ用の三相インバータ回路の一部を構成する。半導体チップ7の種類は、たとえばIGBTやパワーMOSFETを示すことができる。モータなどの誘導負荷に接続されるIGBTには、通常、フリーホイールダイオードが逆並列に接続されるが、図1中には表していない。

【0018】

まず概要を説明すると、パワー素子パッケージ100は、半導体チップ7、放熱部材1，4、モールド樹脂部11、制御信号用リード端子8および大電流用リード端子9，10を備えている。半導体チップ7と放熱部材1，4とは、半田接合部5，6により導通接続されている。放熱部材1の受熱面1p上には絶縁層2および導体層3が設けられている。制御信号用リード端子8は、導体層3を経由して半導体チップ7のゲート7gに導通している。以下、詳しく説明する。

【0019】

図2の拡大断面図に示すように、薄板状の半導体チップ7は、一方の主面側にゲート7gとエミッタ7e（またはソース）が露出し、他方の主面側にコレクタ7c（またはドレイン）が露出するように設計されている。ゲート7g、エミッタ7eおよびコレクタ7cにはNi-Auめっきなど、半田との濡れ性向上のための表面処理が施されている。ゲート7gが露出形成されている主面側において、ゲート7gおよびエミッタ7eの非露出領域は、ポリイミド樹脂等などの絶縁

保護膜 7a に被覆されている。他方、反対側の主面には、エミッタ 7e よりも大面積のコレクタ 7c が露出している。

【0020】

半導体チップ 7 の上下には、1 対の放熱部材 1, 4 が配置されている。半導体チップ 7 のエミッタ 7e は、半田接合部 6 を介して一方の放熱部材 1 に導通接続され、反対側のコレクタ 7c は、半田接合部 5 を介して他方の放熱部材 4 に導通接続されている。半田接合部 5, 6 が、それぞれコレクタ 7c およびエミッタ 7e の全体を被覆するように、半田量の調整がなされている。なお、導電接合材としての半田は、公知の Ag ロウ材などで代用できる。

【0021】

放熱部材 1, 4 は、それぞれ扁平状または板状の形態を有する。放熱部材 1, 4 は、内向きの受熱面 1p, 4p および外向きの放熱面 1q, 4q を有する。受熱面 1p, 4p および放熱面 1q, 4q は略平面であり、互いに略平行となっている。これら受熱面 1p, 4p および放熱面 1q, 4q の面積は、半導体チップ 7 の主面よりも大幅に大である。これにより、冷却性を高め、パワー素子パッケージ 100 の熱抵抗を小さく抑えるようにしている。各放熱部材 1, 4 は、熱伝導性および電気伝導性の観点から、たとえば Cu、W、Mo、Al およびのグループから選択される 1 種の金属材料、もしくはそれらの金属材料を主体とする合金により構成されることが好ましい。

【0022】

また、半導体チップ 7 の周側面を被覆するとともに、放熱部材 1, 4 により形成される隙間を充填するようにモールド樹脂部 11 が設けられている。モールド樹脂部 11 は、たとえばエポキシ樹脂により構成される。放熱部材 1, 4 には、面内外側方向に延びる大電流用リード端子 9, 10 がそれぞれ一体に形成されており、それら大電流用リード端子 9, 10 は、モールド樹脂部 11 の外側に延出している。

【0023】

図 1 に示すパワー素子パッケージ 100 の半導体チップ 7 は、上下方向（厚さ方向）において、放熱部材 1, 4 のほぼ中央部に位置しており、モールド樹脂 1

1の外周までの距離は相当長い。半導体チップ7のゲート7gと、ゲート7gに制御信号（チャンネル切り換え信号）を供給するための制御信号用リード端子8とを、ボンディングワイヤで接続することは信頼性にやや問題がある。そこで、本発明においては、放熱部材1の受熱面1p上に、絶縁層2を介して形成された導体層3を中継配線として機能させ、ゲート7gと制御信号用リード端子8とを導通させている。なお、制御信号用リード端子8は、CuやCu合金など良導性の金属材料により構成された帯状または線状の部材とされる。

【0024】

図1および図2に示すように、半導体チップ7は、ゲート7gが露出形成されている主面が導体層3と向かい合うように配置されている。ゲート7gの露出領域W1と導体層3とが上下方向で重なる一方、ゲート7gと同じ側におけるエミッタ7eの露出領域W2が、放熱部材1における絶縁層2の非形成領域と上下方向で重なるように配置されている。すなわち、半田接合部13は、ゲート7gと導体層3とを直接接続（接合）している。半田接合部6は、絶縁層2の非形成領域に位置し、エミッタ7eと放熱部材1とを直接接続（接合）している。

【0025】

図3に示すのは、放熱部材1上に形成された絶縁層2と、半導体チップ7との相対位置を示す平面模式図である。図2および図3に示すように、放熱部材1上に形成された絶縁層2は、半導体チップ7と放熱部材1との導通を取る半田接合部形成用の開口2pを有する。そして、半導体チップ7のエミッタ7eは、上下方向において絶縁層2の開口2p内に収まるようになっている。そのため、半田接合部6を介した熱伝導性および電気伝導性も最大限に確保することができる。尚且つ、リフロー時における絶縁層2の開口2pの外への半田の流れ出しも生じ難いので、エミッタ7eとゲート7gとの短絡も極めて生じ難い。なお、基本的には、半導体チップ7の表面が半田との濡れ性に劣る絶縁保護膜7aに被覆されているので、リフロー時に半田が半導体チップ7の面内方向に拡がっていかないようになっている。

【0026】

絶縁層2は、半田リフロー工程における到達温度（代表的な鉛フリー半田でお

よそ260℃)よりも高い耐熱温度(熱分解開始温度)を有する耐熱性樹脂で構成されていることが、絶縁劣化防止などの観点から望ましい。具体的には、ポリイミド樹脂が好適である。絶縁層2の厚さは、たとえば10 μ m以上あれば絶縁確保には十分である。絶縁層2は、たとえば開口2pが予め形成された樹脂フィルムを放熱部材1の受熱面1pに貼着することにより形成できる。

【0027】

導体層3は、良導体であるCuまたはCu合金によるパターン配線により構成されていることが望ましい。導体層3の厚さは、たとえば20 μ m以上を確保すれば半田との接合性も良好である。導体層3は、絶縁層2にCu箔を貼着したのち、そのCu箔をパターンエッチングすることにより形成される。あるいは、パターンめっきにより導体層3を形成してもよい。

【0028】

なお、半田接合部6の厚さは、リフロー後寸法でたとえば80 μ m以上150 μ mとなるように調整されるが、絶縁層2および導体層3の総厚さが、150 μ mを上回るような場合は、半田量の制御も困難になるうえ、ゲート7gとエミッタ7eとの短絡が生じやすくなったり、半導体チップ7が両放熱部材1、4に対して大きく傾いた状態で固定されたりする恐れがあるので、なるべく避けるべきである(図2の断面図を参考にとすると理解が容易である)。

【0029】

図1に示すように、導体層3を介してゲート7gに導通する制御信号用リード端子8は、一端がモールド樹脂11の外側に露出し、他端が導体層3と上下方向で重なるようにモールド樹脂11内に埋設され、半田接合部12を介して導体層3に導通接続されている。導体層3と制御信号用リード端子8とを予め一体に形成しておくこともでき、その場合、導体層3は、ゲート7gへの信号入力部を兼ねる。なお、制御信号用リード端子8以外にも、温度検知用リード端子、基準電位検知用リード端子、電流検知用リード端子などが、半導体チップ7に接続されている場合があるが、本実施形態においては簡単のため省略している。

【0030】

以上のように、本発明にかかるパワー素子パッケージ100では、ボンディング

グワイヤを廃することにより上下方向の省スペース化が図られている。具体的には、従来、ボンディングワイヤの取り回しスペースを確保するために、半導体チップ7と放熱部材4との間に介挿していたスペーサが廃され、半導体チップ7が半田接合部5, 6を介して放熱部材1, 4に直接接続されている。スペーサを介さない分、半導体チップ7から放熱部材1, 4への熱伝導性も良好となるうえ、半導体チップ7と各放熱部材1, 4との相対位置決め精度を高めるうえでも有利である。また、高価なワイヤボンディング装置を使用せずに済むという利点もある。また、適切な治具を使用することにより、半田のリフロー工程が1回で済むようになる。

【0031】

また、図1中に破線で示すように、絶縁層2および導体層3を設けついでに、絶縁層2上にIC、抵抗、コンデンサといった回路部品14を配置することも考え得る。半導体チップ7を囲むように絶縁層2が設けられていると、上記の回路部品14の配置スペースも十分得られるので好適である。

【0032】

(第2の実施形態)

次に、図4の断面模式図に示すのは、図1に示したパワー素子パッケージ100を、2つ合体させた形態のパワー素子パッケージ101である。図4の構成によれば、図7に示すインバータの上下アームをワンパッケージで構成できる。したがって、半導体チップを1つ1つパッケージする場合に比べ、部品点数の減少によるコストの低減を期待できる。また、インバータモジュールを作製する際の、パワー素子パッケージ同士の組付け性の向上も図れる。なお、図4中においてもフリーホイールダイオードは表していない。大部分の説明は、図1の実施形態の説明を流用できるため、以下、相違する部分を中心に説明する。

【0033】

図4に示すように、パワー素子パッケージ101は、互いに等価な回路を構成する1対の半導体チップ7a, 7bと、各半導体チップ7a, 7bに専用の放熱部材21, 22と、両半導体チップ7, 7に共用される放熱部材20と、半導体チップ7a, 7bの周側面を被覆するとともに、放熱部材20, 21, 22によ

り形成される空隙を一括充填するモールド樹脂部 23 とを備えている。放熱部材 21, 22 は、同一のものを使用できる。一方の半導体チップ 7a と、他方の半導体チップ 7b とは、上下方向において重ならないよう、互いに面内方向に大きくずらして配置されている。

【0034】

半導体チップ 7a は、放熱部材 20 と 21 との間に配置されて、半田接合部 24, 25 により放熱部材 20, 21 に直接接続（接合）されている。そして、半導体チップ 7b は、半導体チップ 7 に対して表裏を反転させる形態にて放熱部材 20 と 22 との間に配置され、半田接合部 28, 29 により放熱部材 20, 22 に直接接続（接合）されている。すなわち、一方の半導体チップ 7a のエミッタと、他方の半導体チップ 7b のコレクタとが接続されている。等価回路でいうと、2つの IGBT が直列接続されていることになる。なお、エミッタ、コレクタおよびゲートの形成形態については、図 2 を参照されたい。

【0035】

図 7 に示すように、パワー素子パッケージ 101 を並列接続して三相インバータ回路を構成するにあたり、半導体チップ 7a, 7b に共用の放熱部材 20 は、モータなどの負荷に接続される中点電極を構成する。これによれば、中点電極の持つ寄生インダクタンスも小となり、ノイズも少ない。

【0036】

共用の放熱部材 20 は、内向きの受熱面 20p と、外向きの放熱面 20q とを有する。受熱面 20p 上には、絶縁層 36 および導体層 38 が設けられている。絶縁層 36 は、開口 36s, 36t を有し、それらの開口 36s, 36t 内に半田接合部 25, 29 が形成されている。一方の半導体スイッチング素子 7a は、放熱部材 20 に接続される主面側にゲートを有する。ゲートの露出領域は、導体層 38 と上下方向で重なり合っており、半田接合部 27 によりゲートと導体層 39 とが導通接続されている。

【0037】

また、放熱部材 21, 22 は、それぞれ内向きの受熱面 21p, 22p と、外側の放熱面 21q, 22q とを有する。一方の放熱部材 22 の受熱面 22p 上に

は、絶縁層 37 および導体層 39 が設けられている。絶縁層 37 は、開口 37p を有し、その開口 37p 内に半田接合部 28 が形成されている。半導体スイッチング素子 7b は、放熱部材 22 に接続される主面側にゲートを有する。ゲートの露出領域は、導体層 39 と上下方向で重なり合っており、半田接合部 30 によりゲートと導体層 39 とが導通接続されている。

【0038】

各導体層 38, 39 には、一端がモールド樹脂部 23 の外側に延出する制御信号用リード端子 34, 35 の他端が、半田接合部 26, 31 によって接続されている。また、各放熱部材 20, 21, 22 には、紙面に垂直な方向に延びる大電流用リード端子（図示せず）が一体に設けられる。

【0039】

（第 3 の実施形態）

次に、図 5 に示すのは、放熱部材を大面積化しつつもボンディングワイヤによる接続を採用したパワー素子パッケージ 102 の断面模式図である。図 5 の断面模式図に示すように、パワー素子パッケージ 102 は、半導体チップ 7 と、半導体チップ 7 の上下に配置される放熱部材 50, 51 と、半導体チップ 7 の周側面を被覆するとともに、放熱部材 50, 51 により形成される空隙を一括充填するモールド樹脂部 45 とを備えている。放熱部材 50, 51 には、大電流用リード端子 53, 54 が一体に設けられている。

【0040】

半導体チップ 7 は、ゲートが露出する側とは反対の主面が半田接合部 41 により放熱部材 50 に直接接続（接合）されている。一方、ゲートが露出する側において、半導体チップ 7 はスペーサ 57 を介して放熱部材 51 に接続されている。半田接合部 46 は、半導体チップ 7 とスペーサ 57 とを接続し、半田接合部 47 は、スペーサ 57 と放熱部材 51 とを接続している。放熱部材 50, 51 は、内向きの受熱面 50p, 51p と、外向きの放熱面 50q, 51q とを有する。放熱部材 50 の受熱面 50p 上には、開口 55s を有する絶縁層 55 が形成されている。開口 55s は、上下方向において、半導体チップ 7 が内側に収まる程度の大きさ（開口面積）を有する。これにより、絶縁層 55 は、半導体チップ 7 を取

り囲むようにして設けられている。

【0041】

絶縁層 55 上には、導体層 56 が形成されている。半導体チップ 7 のゲート 7g (図 2 参照) は、放熱部材 50 に接続される側とは反対側に形成されている。ゲート 7g と導体層 56 とは、ボンディングワイヤ 44 で接続されている。また、一端がモールド樹脂部 45 の外方に延出し、他端が絶縁層 2 上に形成された導体層 3 にボンディングワイヤ 43 により接続され、かつモールド樹脂部 45 により被覆された制御信号用リード端子 40 は、ゲートへの制御信号入力部として構成されている。以上のような接続構造によれば、各ボンディングワイヤ 43, 44 を、接続信頼性が十分保てる長さとし、不足分を導体層 3 により補うことができるため、モールド樹脂部 45 の外側への制御信号用リード端子の取出しも容易である。

【0042】

また、パワー素子パッケージ 102 の分解平面図を図 6 に示している。すなわち、図 5 および図 6 に示すパワー素子パッケージ 102 は、複数個の等価な半導体チップ 7, 7 を並列に並べて一体に樹脂モールドしたものである。このような形態は、極めて大きい電流のスイッチングに好適である。モールド樹脂部 45 は、各半導体スイッチング素子 7, 7 および放熱部材 50, 51 を一体に固定していることになる。

【0043】

図 6 から理解できるように、各半導体チップ 7, 7 は、放熱部材 50, 51 を共用のものとしている。各半導体チップ 7, 7 は並列接続とされるため、表裏が同じ側となるように、互いに面内方向にずれた位置、かつ表裏 (エミッタ、コレクタ) が同じ側となるように配置されている。放熱部材 50 上に設けられた絶縁層 55 は、一体にモールドされることとなる半導体チップ 7, 7 と同数の開口 55s, 55t を有している。

【0044】

各半導体チップ 7, 7 のゲート 7g, 7g への制御信号の供給は、1 本の制御信号供給用リード端子 40 より行われる。具体的には、制御信号用リード端子 4

0に繋がる導体層56が分岐することにより、制御信号用リード端子40の数よりも多くの半導体チップ7, 7(本実施形態においては2つ)への制御信号供給経路が形成されている。要するに、パッケージ内で制御信号を分岐(半導体チップ7, 7側から見ると統合)させている。

【0045】

また、導体層56上に設けられた抵抗62, 62は、各半導体チップ7, 7のバラつきによってスイッチング速度に差が生じたりすることを防ぎ、動作の安定化を図るためのバランス抵抗である。複数の半導体チップ7, 7を並列に接続して一体にパッケージする場合、本発明のように、放熱部材上に絶縁層および導体層を設ける構成を採用すれば、上記のような抵抗62, 62を設けることも容易である。なお、図6中の符号7Keはエミッタにつながった基準電位電極であり、ボンディングワイヤ67, 67、導体層64、ボンディングワイヤ69および基準電位検知用リード端子60と導通している。

【0046】

また、図6に示すように絶縁層55は、半導体チップ7, 7を囲うように形成されているので、スペースには大きな余裕が生じている。したがって、導体層56, 64がなす配線パターンを種々変更することにより、制御信号用リード端子40と電位検知用リード端子60との、モールド樹脂部45からの取出し方向を異ならせることも可能である。また、抵抗62, 62のような回路部品を設けるスペースも十分に確保できるため好適である。

【0047】

以上、本明細書中においては、いくつかの好適な実施形態を示した。それらの実施形態を種々組み合わせることはもちろん可能であり、本明細書中に記載の実施形態と同様に好適である。また、1つの実施形態の説明は、他の実施形態の説明に援用できることを断っておく。

【図面の簡単な説明】

【図1】

本発明にかかるパワー素子パッケージの断面模式図。

【図2】

図 1 のパワー素子パッケージの要部拡大断面図。

【図 3】

絶縁層と半導体チップとの相対位置を示す平面模式図。

【図 4】

本発明にかかるパワー素子パッケージの別実施形態を示す断面模式図。

【図 5】

同じくパワー素子パッケージの別実施形態を示す断面模式図。

【図 6】

図 5 に示すパワー素子パッケージの分解平面図。

【図 7】

図 4 に示すパワー素子パッケージの等価回路図。

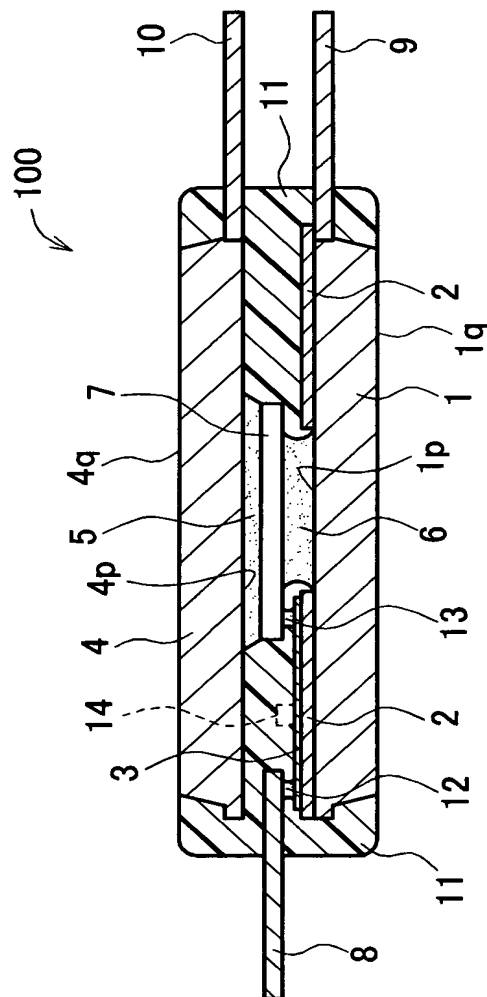
【符号の説明】

- 1, 4, 5 0, 5 1 放熱部材
- 2 0 放熱部材 (第 2 放熱部材)
- 2 1, 2 2 放熱部材 (第 1 放熱部材)
- 2, 3 6, 5 5 絶縁層
- 2 p, 3 6 s, 3 6 t, 3 7 p, 5 5 s 絶縁層の開口
- 3, 3 8, 3 9, 5 6 導体層
- 5, 6, 1 2, 1 3, 2 4 ~ 2 7, 2 8 ~ 3 0 半田接合部
- 7, 7 a, 7 b 半導体チップ (半導体スイッチング素子)
- 7 c コレクタ
- 7 e エミッタ
- 7 g ゲート (制御電極)
- 8, 3 4, 3 5, 4 0 制御信号用リード端子 (制御信号入力部)
- 1 1, 2 3, 4 5 モールド樹脂部
- 4 3, 4 4 ボンディングワイヤ
- 1 0 0, 1 0 1, 1 0 2 パワー素子パッケージ (半導体装置)
- W 1 ゲートの露出領域
- W 2 エミッタの露出領域

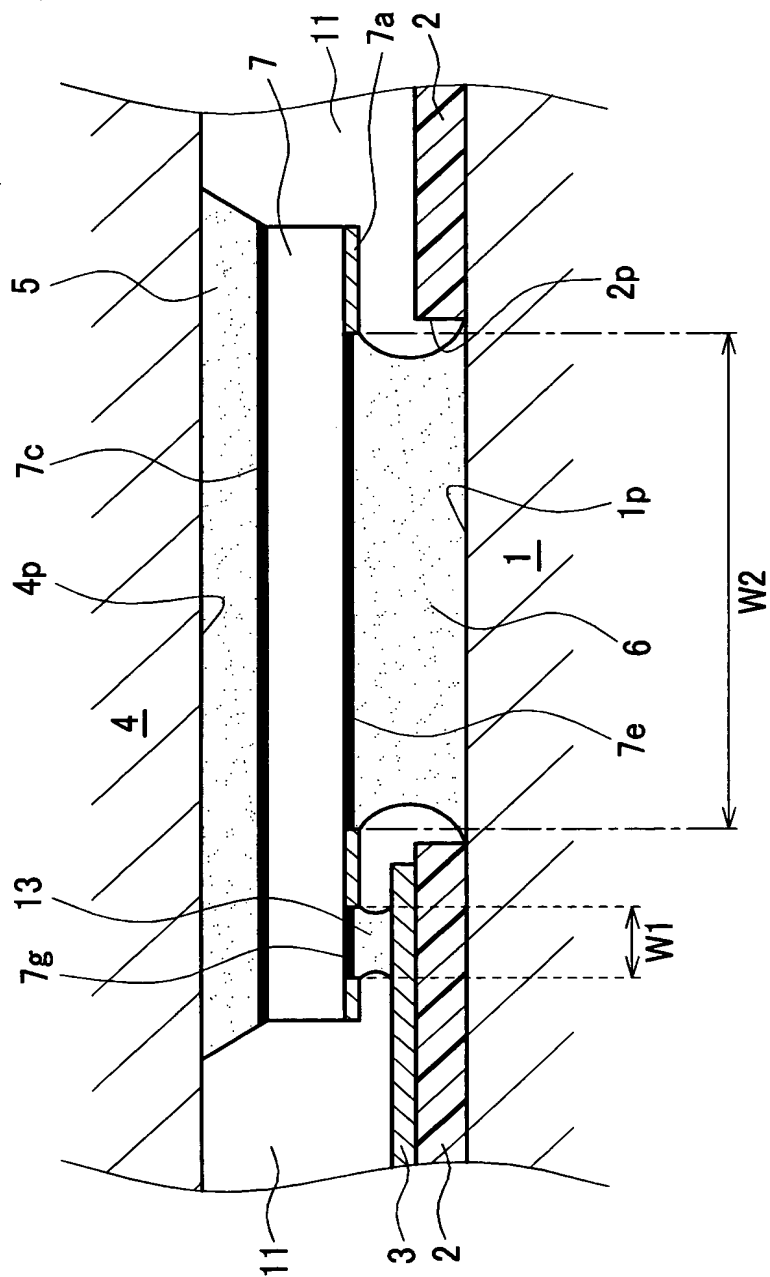
【書類名】

図面

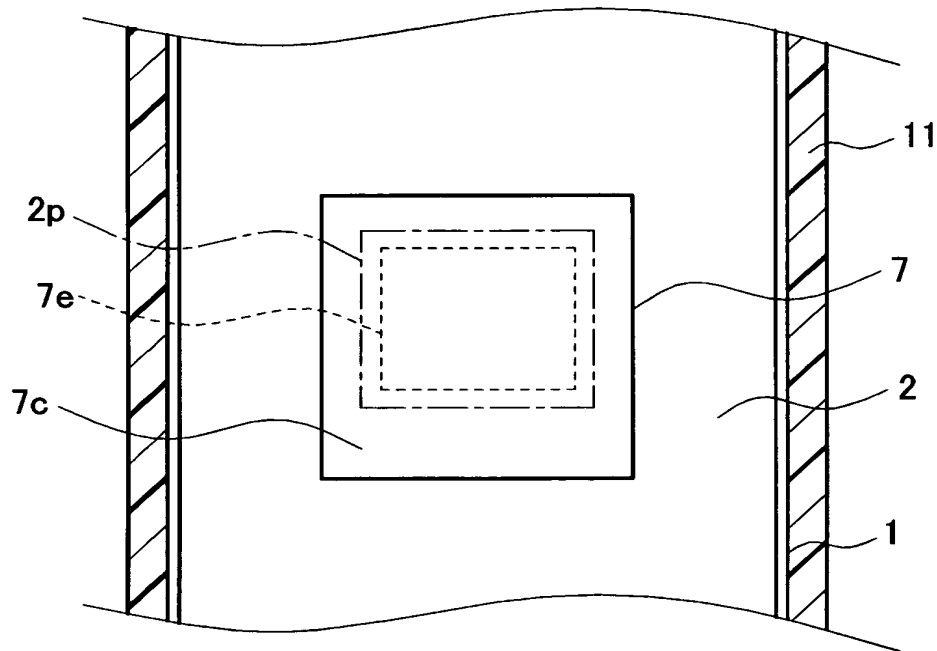
【図 1】



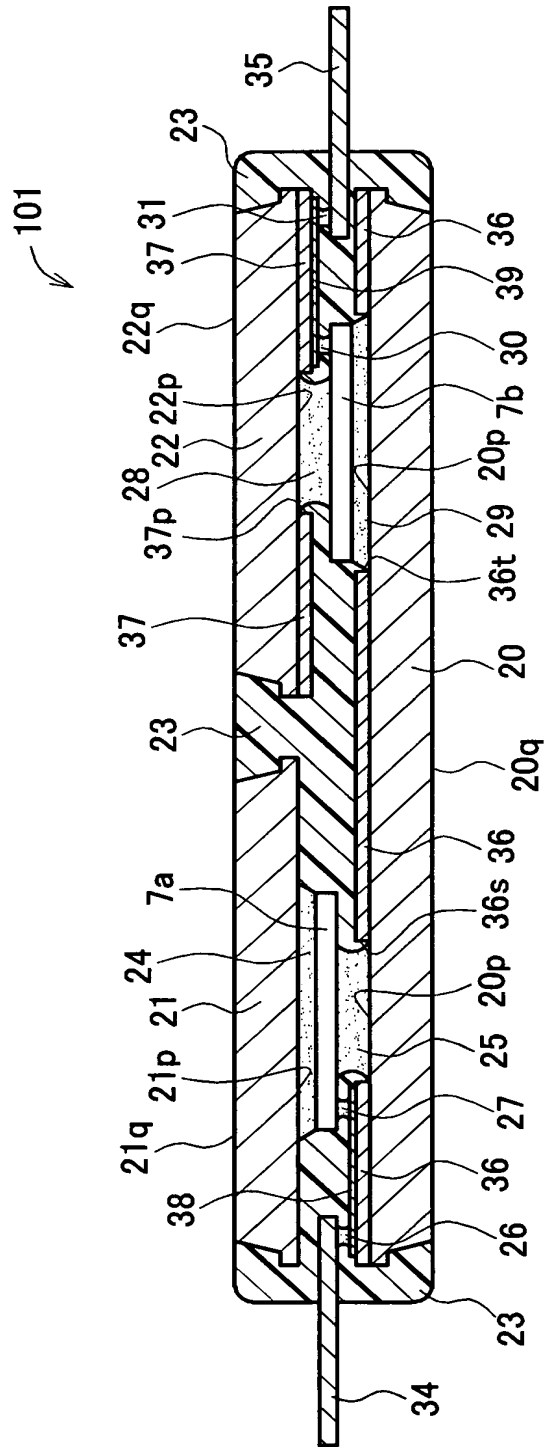
【図 2】



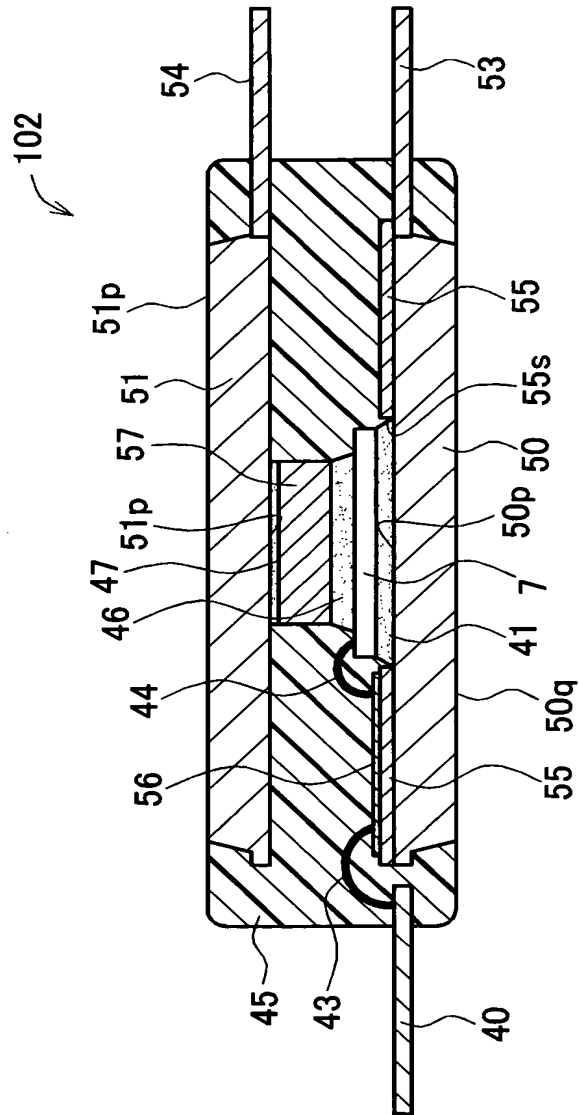
【図 3】



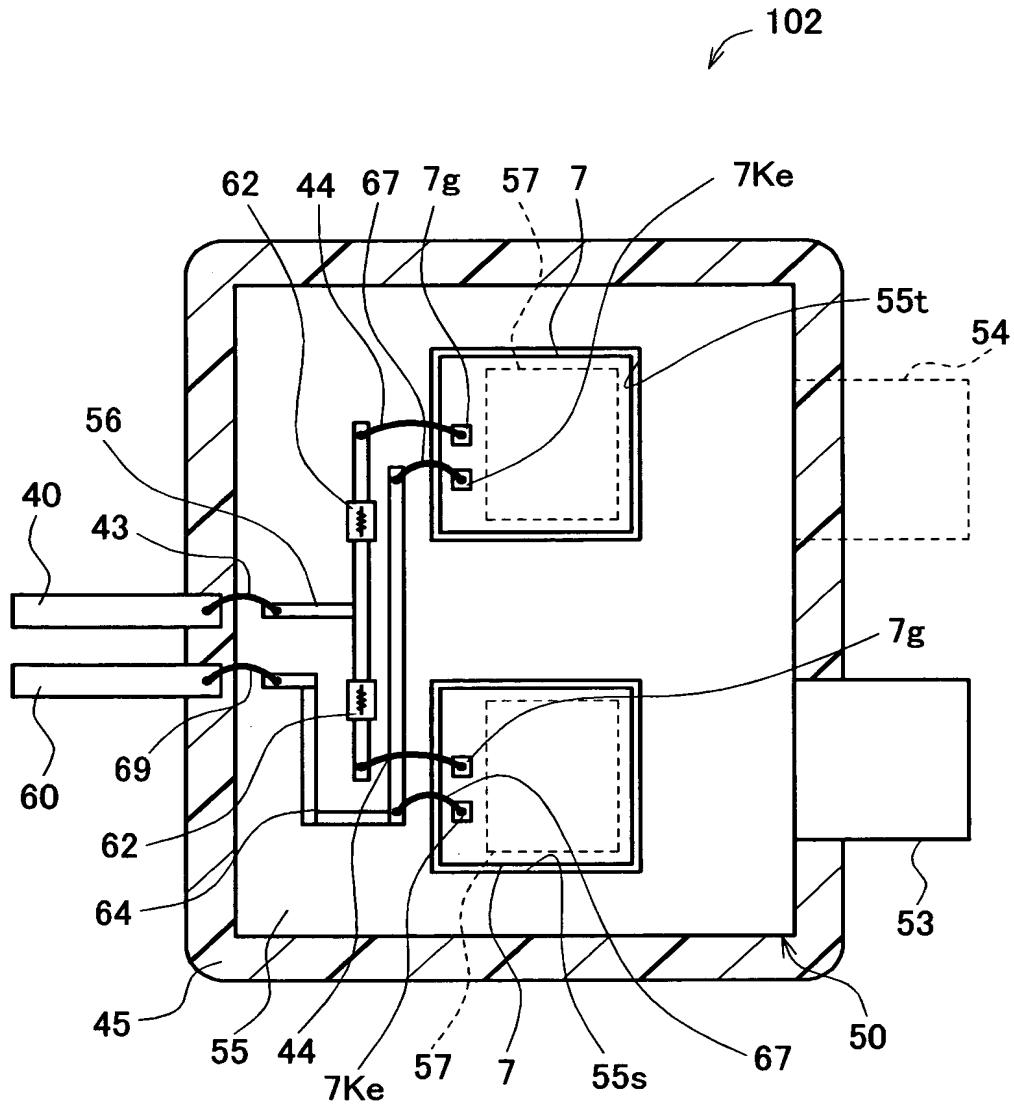
【図 4】



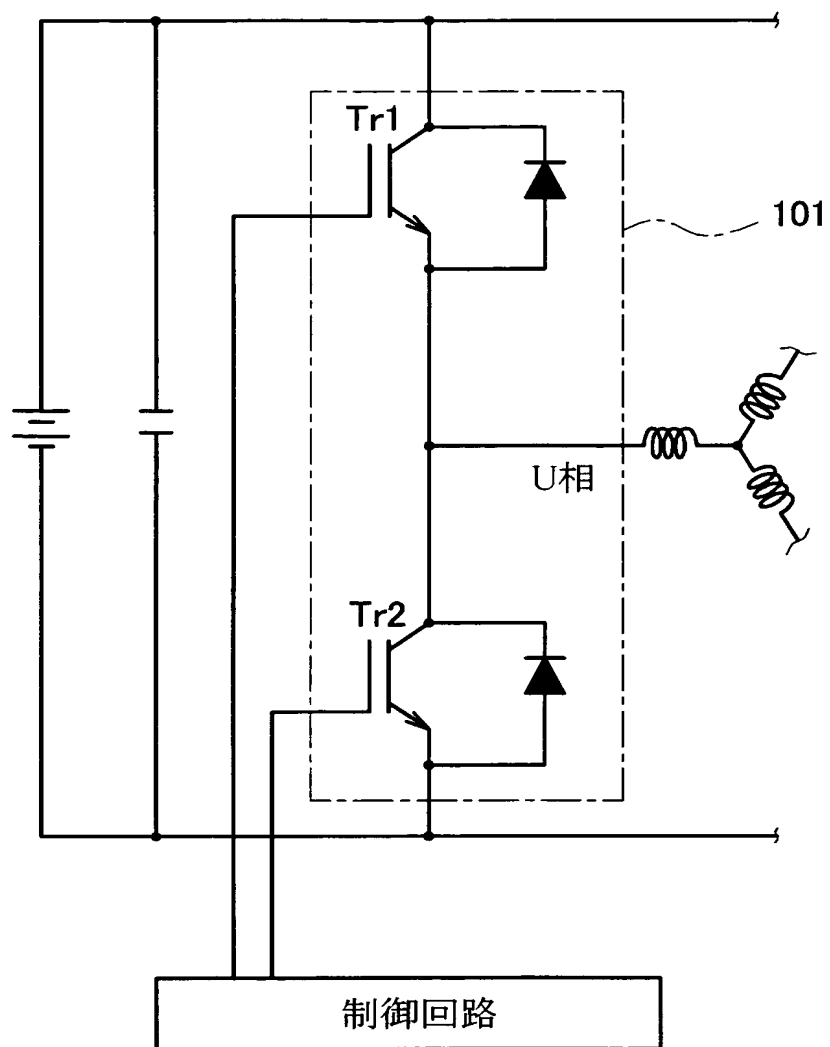
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 ヒートシンクの大面積化に対応できる樹脂モールド半導体装置を提供する。

【解決手段】 パワー素子パッケージ 100 は、半導体チップ 7、放熱部材 1、4、モールド樹脂部 11、制御信号用リード端子 8 および大電流用リード端子 9、10 を備えている。半導体チップ 7 と放熱部材 1、4 とは、半田接続部 5、6 により導通接続されている。放熱部材 1 の受熱面 1p には絶縁層 2 および導体層 3 が設けられ、制御信号用リード端子 8 は、導体層 3 を介して半導体チップ 7 のゲート 7g に導通している。

【選択図】 図 1

特願 2 0 0 3 - 0 8 4 4 3 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 6 0]

1. 変更年月日

1 9 9 6 年 1 0 月 8 日

[変更理由]

名称変更

住 所

愛知県刈谷市昭和町 1 丁目 1 番地

氏 名

株式会社デンソー